Chapitre 3

Les circuits combinatoires

Nous avons vu ce qu'est, ou ce que devrait être, un ordinateur. Nous avons vu également comment coder les entiers, avec une première restriction, il est vrai, par rapport à notre modèle théorique : sur l'amplitude des entiers représentés. Nous allons maintenant montrer comment réaliser des opérations arithmétiques. On devrait certainement, dans un ordre logique, commencer par l'entreposage, c'est-à-dire la réalisation des registres, mais nous verrons que c'est plus complexe ; d'où l'intérêt de commencer par les opérations.

Comme nous l'avons vu, les seules opérations vraiment nécessaires en théorie sont l'incrémentation et la décrémentation mais nous allons plutôt nous intéresser ici, à titre d'exemple, à l'addition des entiers naturels car la réalisation de cette opération permet de bien mettre en exergue les grands principes de réalisation.

Aborder de façon abrupte la réalisation d'une opération telle que l'addition peut sembler un peu compliqué. Le mathématicien Shannon a exhibé dans sa thèse en 1937 une façon générale, qui repose sur des principes simples, de réaliser les opérations. Cette façon de faire repose sur ce que l'on appelle les *circuits combinatoires*, c'est donc par l'étude de ceux-ci que nous allons commencer.

3.1 Les circuits combinatoires

3.1.1 Fonctions logiques

Nous avons vu que le passage du courant permet de définir deux états : le courant passe ou ne passe pas, ce que l'on note généralement par 1 et 0. Il existe un autre domaine dans lequel il y a deux valeurs : la logique avec vrai et faux.

> *On appelle* **variable logique** *(ou* **binaire** *ou* **booléenne***) une variable dont la valeur appartient à un ensemble à deux éléments.*

Remarque.- SHANNON a tenu à rendre hommage à George BOOLE pour le nom des variables. Celui-ci a voulu formaliser la logique, dans deux œuvres majeures datant de 1847 [Boo-47] et 1854 [Boo-54], dans lesquelles il a introduit ce type de variables.

Notations.- On note traditionnellement 0 et 1 les valeurs possibles de variables booléennes. On les note aussi quelquefois **vrai** (pour 1) et **faux** (pour 0).

> *On appelle* **fonction logique** *(ou* **booléenne***) toute application de* $\{0, 1\}^n$ *dans* $\{0, 1\}$*, pour un certain entier naturel* n*.*

Remarque.- L'étude des fonctions logiques est l'objet d'une discipline appelée **algèbre de Boole**.

3.1.2 Table de vérité d'une fonction logique

Soit f une fonction logique, disons de $\{0, 1\}^n$ dans $\{0, 1\}$. Il n'y a qu'un nombre fini possible de valeurs pour les arguments : la première variable peut prendre deux valeurs, à savoir 0 ou 1, la seconde aussi, ..., la n-ième aussi, ce qui fait 2^n possibilités en tout, comme le montre un argument élémentaire d'analyse combinatoire.

Une façon de définir une fonction logique à n valeurs est de donner un tableau dont une première colonne (subdivisée en n colonnes, une par variable) spécifie toutes les valeurs possibles pour les arguments et une seconde colonne indique la valeur de cette fonction pour cet argument. On appelle **table de vérité** de la fonction une telle façon de la représenter.

3.1.3 Les fonctions logiques naturelles

Trois fonctions logiques sont particulièrement importantes car on montre que toutes les autres sont des combinaisons de ces trois-là. Ce n'est pas la seule possibilité pour engendrer toutes les fonctions logiques mais ces fonctions-la ont un interprétation naturelle.

Négation ou inversion.- La fonction logique unaire (c'est-à-dire à un seul argument, rappelons-le) dont la table de vérité est la suivante :

A	$\overline{A}$
0	1
1	0

est appelée **négation**, ou **inversion** ou **complémentation**.

Conjonction.- La fonction logique binaire (c'est-à-dire à deux arguments, rappelons-le) dont la table de vérité est la suivante :

A	B	$A \wedge B$
0	0	0
0	1	0
1	0	0
1	1	1

est appelée **conjonction** ou **produit logique**. La notation $A \wedge B$ se lit « A et B ».

Disjonction.- La fonction logique binaire dont la table de vérité est la suivante :

A	B	$A \vee B$
0	0	0
0	1	1
1	0	1
1	1	1

est appelée **disjonction** ou **somme logique**. La notation $A \vee B$ se lit A ou B.

3.1.4 Circuits électroniques

On appelle **circuit électronique** *tout dispositif, que l'on considèrera comme une boîte noire, à n entrées, p sorties et dont le seul comportement qui nous intéresse sur les entrées et les sorties est le passage ou non du courant.*

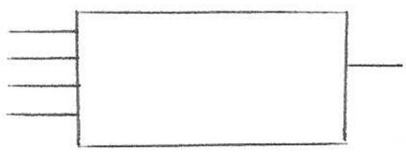


FIGURE 3.1 – Représentation d'un circuit électronique

Remarques.- 1^o) Pour tout circuit, qu'il soit électrique ou électronique, une fois les entrées communiquées, il faut distinguer une courte **phase transitoire** durant laquelle la sortie (ou les sorties) varient au cours du temps, suivie éventuellement d'une **phase stabilisée** (ou **permanente**). Nous ne nous intéressons pas à la phase transitoire mais uniquement à la phase stabilisée ici.

- 2^o) C'est sous-entendu dans la définition du circuit électronique mais on s'attend à un comportement reproductible en phase stabilisée. L'état des sorties ne doit pas dépendre d'autre chose que du passage ou non du courant sur les entrées, ne pas dépendre par exemple de l'intensité de celui-ci.

- 3^o) On peut toujours considérer, lors de l'étude, que le circuit électronique ne possède qu'une seule sortie, comme montré sur la figure. S'il y a plusieurs, disons p, sorties il suffit de considérer p circuits électroniques avec une seule sortie.

3.1.5 Définition des circuits combinatoires

Un circuit électronique dont la sortie ne dépend que des valeurs d'entrées est dit **circuit combinatoire**.

Remarque.- La première fois que l'on rencontre la définition d'un circuit combinatoire, on se demande souvent s'il peut y avoir des circuits électroniques autres que des circuits combinatoires. En fait il en est bien ainsi et heureusement. Considérons par exemple une cellule mémoire pouvant contenir un bit. Il s'agit d'un circuit à deux entrées et une sortie : l'une des entrées permet de communiquer la valeur de ce bit, l'autre lui demande de restituer la valeur sur la sortie. La valeur de sortie ne dépend pas que des valeurs d'entrées immédiates mais de ce qui avait été communiqué la fois précédente. Il ne s'agit donc pas d'un circuit combinatoire.

3.2 Analyse des circuits combinatoires

En comparant les définitions des fonctions logiques et des circuits combinatoires, on s'aperçoit qu'à tout circuit combinatoire est associée une fonction logique qui décrit son comportement.

3.3 Synthèse des circuits combinatoires

Nous avons vu qu'à tout circuit combinatoire correspond une fonction logique. Qu'en est-il de la réciproque. Est-ce qu'à toute fonction logique correspond un circuit combinatoires ?

3.3.1 Réalisation des circuits combinatoires de base

Nous avons vu qu'il existe trois fonctions logiques fondamentales, ou tout au moins étiquetées comme telles pour l'instant. Montrons qu'il est possible de réaliser ces fonctions logiques.

Puisqu'il s'agit juste de montrer qu'il est possible de les réaliser et non de montrer la dernière technologie utilisée pour les réaliser, nous allons le faire grâce à l'une des premières technologies utilisées, abandonnée depuis mais dont le principe se visualise bien : les sytèmes à relais électromagnétiques.

3.3.1.1 Les relais

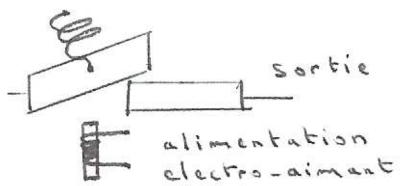


FIGURE 3.2 – Principe d'un relais

Un **relais** (*relay* en anglais) est un interrupteur commandé électriquement comme montré à la figure 3.2 : il est formé de deux languettes d'acier (donc conductrices de l'électricité et attirables par un électro-aimant), l'une fixe et l'autre mobile, pouvant se toucher ; la languette mobile est tenue en position disons haute, ne touchant pas la languette fixe, grâce à un ressort de rappel ; un petit électro-aimant peut, lorsqu'il est alimenté, la mettre en position basse, ce qui permet le passage du courant.

FIGURE 3.3 – Représentation schématique d'un relais

Le principe d'un relais peut être représenté schématiquement comme sur la figure 3.3, la vrille correspondant à l'électro-aimant.

On peut distinguer deux types de relais : ceux dont la position naturelle est d'être ouvert (le ressort de rappel évite le contact entre les deux languettes ; c'est le type que nous avons représenté ci-dessus) et ceux dont la position naturelle est d'être fermée (le ressort de rappel force le contact entre les deux languettes). Ces deux types sont importants pour réaliser les

circuits de commutation (autre nom donné aux circuits combinatoires car ils étaient utilisés à l'origine pour les commutateurs automatiques des centraux téléphoniques).

3.3.1.2 Réalisation d'un inverseur

On voit à la figure 3.4 comment on peut réaliser un circuit de négation : ici on considère que la position naturelle du relais est d'être fermé et non ouvert ; un courant en entrée ouvrira l'interrupteur ; puisque cela arrête le courant, le résultat sera un courant qui ne passe pas ; ainsi, à tout moment entrée et sortie ont des valeurs opposées.

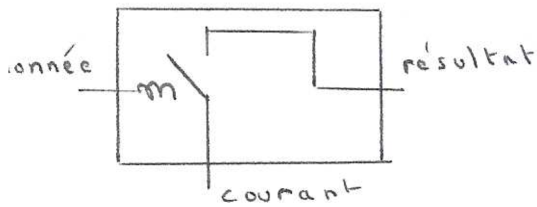


FIGURE 3.4 – Principe de réalisation d'un inverseur

3.3.1.3 Réalisation d'une porte OU

On voit à la figure 3.5 comment on peut réaliser un circuit OU : le courant essaie de passer par l'un des deux relais, qui sont montés en parallèle et dont la position naturelle est d'être ouverts ; ce n'est que lorsque le courant ne passe dans aucun des deux points d'entrée que le courant ne passe pas en sortie.

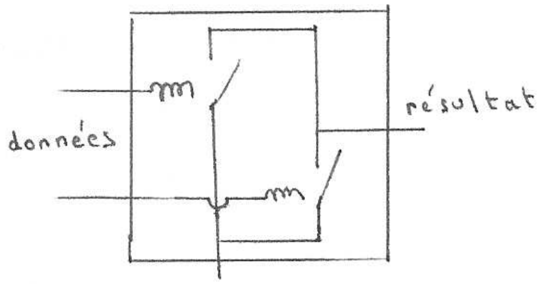


FIGURE 3.5 – Principe de réalisation d'une porte OU

3.3.1.4 Réalisation d'une porte ET

On voit à la figure 3.6 comment on peut réaliser un circuit ET : les deux relais, dont la position naturelle est d'être ouverts, sont montés en série ; il est clair que les deux relais doivent être fermés pour que le courant passe, donc que le courant passe dans les deux points d'entrée simultanément.

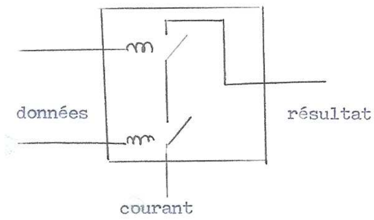


FIGURE 3.6 – Principe de réalisation d'une porte ET

3.3.2 Réalisation des autres circuits combinatoires

On montre que toute fonction logique est combinaison des trois fonctions logiques élémentaires NON, ET et OU. Étant donné un circuit combinatoire, on peut donc réaliser un circuit combinatoire équivalent à celui-ci en combinant les circuits combinatoires élémentaires que nous venons de décrire.

<u>Exemple</u>.-

<u>Remarque</u>.- Pour notre exemple nous avons deviné la combinaison de circuits élémentaires qui permette d'obtenir un circuit combinatoire qui réalise la fonction logique. Il existe une méthode systématique qui permet, étant donnée la table de vérité de la fonction logique, de construire un circuit combinatoire qui la réalise.

<u>Remarque</u>.- Le théorème semble prouver que toute fonction logique peut être réalisée effectivement. Il y a cependant une restriction en pratique. L'application du théorème suppose en effet que l'on peut disposer d'autant de portes (de chaque sorte) que l'on veut. Une conséquence de la théorie de la relativité générale est qu'il n'existe qu'un nombre fini, certes très grand, de particules élémentaires dans l'univers. Comme la réalisation d'une porte exige au moins une particule élémentaire, les circuits combinatoires exigeant un très grand nombre de portes ne peuvent pas être réalisés en pratique.

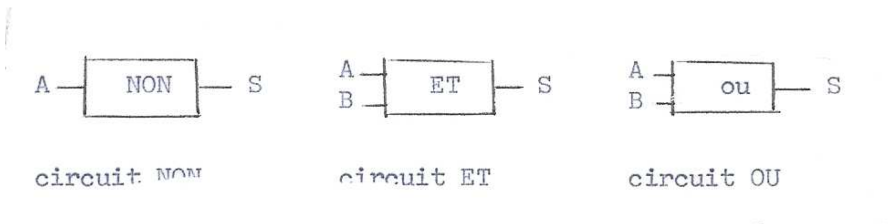


FIGURE 3.7 – Notation des portes logiques

3.3.3 Notation des circuits logique élémentaires

Quand on ne s'intéresse qu'à la réalisation d'une fonction logique, il est inutile de montrer tout le détail des relais ou d'une autre technologie. On note de la façon que l'on voit à la figure

3.7 les circuits élémentaires, appelés également **portes** (*gate* en anglais).

Remarque.- La notation des portes logiques est tellement employée qu'elle a fait l'objet de normalisations.

3.4 L'additionneur

Après ces préliminaires sur les circuits combinatoires, nous allons en venir à la réalisation d'une opération arithmétique prise comme exemple : l'addition. Le problème est évidemment de réaliser un **additionneur binaire** (*binary adder* en anglais), c'est-à-dire pour les entiers naturels représentés en base deux.

Si on veut effectuer une addition binaire à la main, on dispose l'opération comme en base dix : un opérande sur une ligne, l'autre sur une autre ligne, de façon telle que les unités soient sur une même colonne, les unités d'ordre supérieur sur une même colonne et ainsi de suite. On commence par additionner les unités et on place le résultat sur la même colonne sur une troisième ligne (après avoir tiré un trait) avec une retenue éventuelle sur la colonne immédiatement à gauche. Commençons par réaliser le circuit qui effectue cette addition sur deux chiffres avec retenue éventuelle. On l'appelle *demi-additionneur* (*semi-adder* en anglais).

3.4.1 Demi-additionneur

Définition.- *On appelle* **demi-additionneur** *tout circuit combinatoire qui réalise l'addition de deux chiffres binaires. Ce circuit possède deux entrées, une pour chacun des deux chiffres, notées* `A` *et* `B` *par tradition, et deux sorties, une pour la somme modulo deux (notée* `S`*) et l'autre pour la retenue (notée* `R`*).*

Table de vérité.- La table de vérité d'un demi-additionneur est la suivante :

A	B	S	R
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Réalisation d'un demi-additionneur.- Une réalisation du demi-additionneur est montré à la figure 3.8, en utilisant des portes logiques, ce qui nous abstrait de la technologie utilisée (relais, transistors ou autres). On le note tel que montré à la figure 3.9.

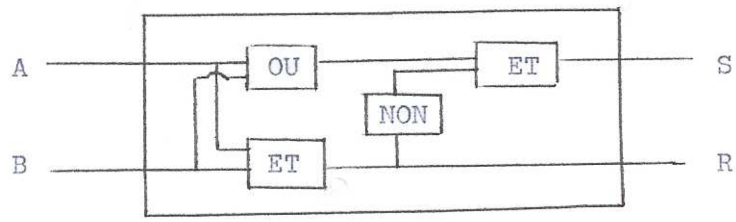


FIGURE 3.8 – Réalisation d'un demi-additionneur

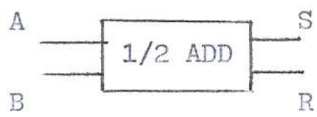


FIGURE 3.9 – Notation d'un demi-additionneur

3.4.2 Étage d'additionneur

Le demi-additionneur effectue l'addition de deux chiffres binaires. Pour réaliser l'addition de deux nombres binaires, il faut tenir compte lors de l'addition de deux chiffres des deux chiffres binaires de rang n de la retenue éventuelle de rang $n-1$.

Définition.- *On appelle* **étage d'additionneur** *tout circuit qui réalise l'addition de deux chiffres binaires en tenant compte de l'éventuelle retenue de l'étape précédente. Il possède trois entrées* `A`, `B` *et* `R'` *et deux sorties* `S` *et* `R`, *où* `R'` *représente la retenue de rang* $n-1$ *et* `R` *celle de rang* n.

Table de vérité.- La table de vérité d'un étage d'additionneur est la suivante :

R'	A	B	S	R
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Réalisation d'un étage d'additionneur.- Une réalisation d'un étage d'additionneur est montrée à la figure 3.10.

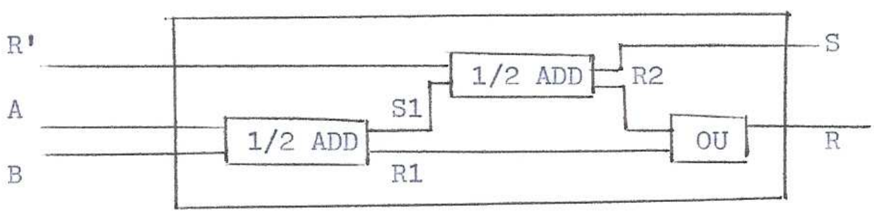


FIGURE 3.10 – Réalisation d'un étage d'additionneur

On effectue d'abord la somme de `A` et de `B` pour obtenir `S1` dans un premier demi-additionneur. On additionne au résultat `S1` la retenue `R'` en provenance de l'étape précédente ; on obtient la somme `S`. On est alors en présence de deux retenues : `R1` générée par l'étage et `R2` propagée par l'étage ; on combine ces deux retenues par un OU logique pour obtenir la retenue `R`. Comme `R1` et `R2` ne peuvent pas être présents simultanément, le circuit OU peut être remplacé par une simple connexion.

Notation.- Un étage d'additionneur est noté tel que montré à la figure 3.11.

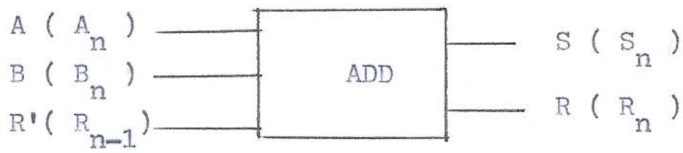


FIGURE 3.11 – Notation d'un étage d'additionneur

3.4.3 Additionneur binaire complet

Définition.- *On appelle* **additionneur complet** *(*full adder *en anglais) sur n bits tout circuit combinatoire à $2 \times n$ entrées, notées e_1, ..., $e_{2\times n}$ et $n+1$ sorties, notées s_1, ..., s_n et c, tel que si les n entrées e_1, ..., e_n contiennent les bits b_1, ..., b_n d'un entier naturel a et les n entrées e_{n+1}, ..., $e_{2\times n}$ les bits b_1, ..., b_n d'un entier naturel b alors les sorties s_1, ...,s_n contiendront les bits b_1, ..., b_n de la somme $a+b$.*

Puisque la somme de deux entiers naturels de n bits est un entier de $n+1$ bits, la sortie c contient le bit b_{n+1} de la somme.

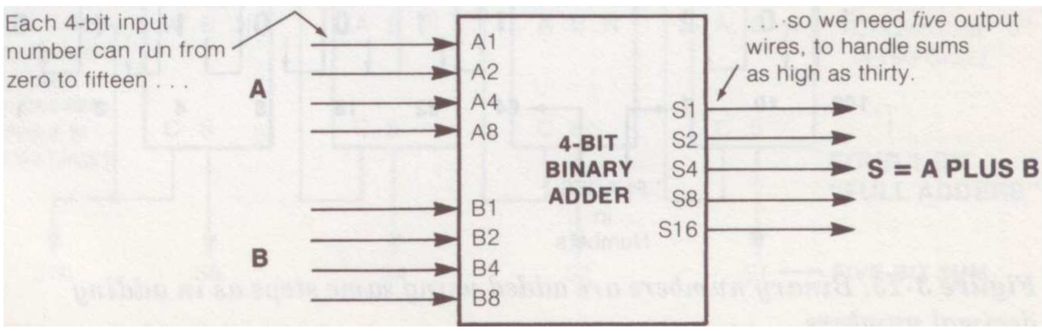


FIGURE 3.12 – Notation d'un additionneur

Débordement.- On remarquera que la $n+1$-ième sortie est dénommée d'une façon particulière. Pourquoi ?

Notre ambition est de travailler avec l'ensemble $\mathbb{N}$ de tous les entiers naturels mais ceci n'est pas possible avec la façon dont nous avons choisie de représenter les entiers. On se restreint donc aux entiers naturels de n bits, c'est-à-dire aux entiers naturels compris entre 0 et $2^n - 1$. L'additionneur doit donc porter sur cet ensemble de nombres. Mais celui-ci n'est pas stable par addition.

On préfère donc interpréter ce $n+1$-ième bit comme **débordement** (ou **dépassement de capacité**, *overflow* en anglais). Le débordement doit être signalé, par exemple par une lampe qui clignote, car il est inutile de continuer dans ces conditions.

On note cette sortie par un c (comme l'anglais *carry*) car on peut l'utiliser comme report si on utilise deux additionneurs sur n bits pour obtenir un additionneur sur $2 \times n$ bits.

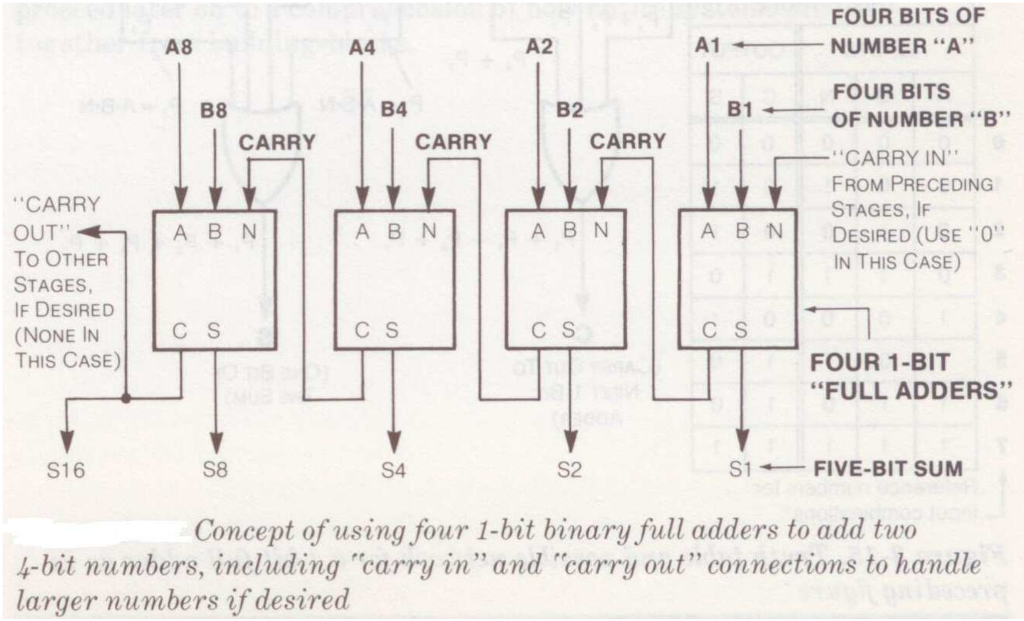


FIGURE 3.13 – Additionneur binaire parallèle

Principe.- Fondamentalement un **additionneur** (**binaire parallèle**) est formé par une chaîne d'étages d'additionneur, l'étage d'additionneur de rang i transmettant la retenue éventuelle à l'étage d'additionneur de rang $i+1$. L'étage 0 peut n'être formé que d'un demi-additionneur. La retenue de l'étage de plus fort poids indique un **débordement** éventuel.

Notation.- On notera désormais également ADD l'additionneur et on le représentera comme à la figure 3.12.

Réalisation.- La figure 3.13 représente un additionneur parallèle câblé utilisant des demi-additionneurs.

Un additionneur 16 bits (figure 3.14) est construit suivant le même principe.

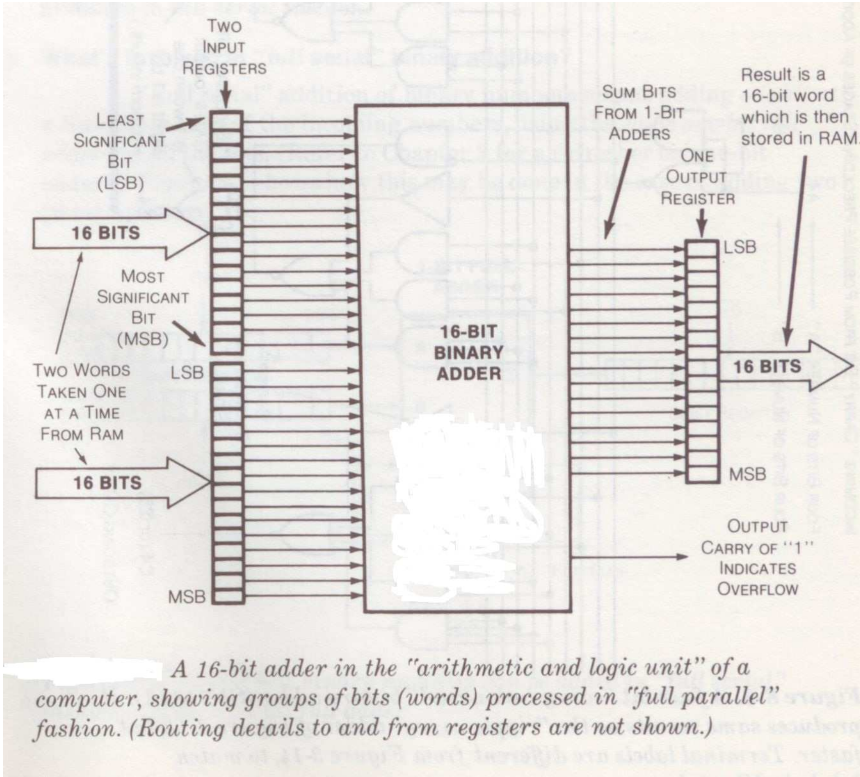


FIGURE 3.14 – Additionneur binaire parallèle 16 bits

3.5 Historique

3.5.1 SHANNON et les circuits de commutation

Claude Elwood SHANNON est né à Gaylord, dans le Michigan, le 30 avril 1916. Après des études à l'université de son état, il s'inscrit au département de mathématiques du MIT durant l'année universitaire 1933–1934. Pour se faire de l'argent de poche, il prend un emploi à temps partiel comme opérateur de l'*analyseur différentiel*, un calculateur analogique, construit par Vannevar BUSH.

Ce calculateur analogique comprend plusieurs circuits à relais dont la conception se trouve bien loin d'avoir été optimisée. Entre tous les étudiants qui gravitent autour de la machine, SHANNON est remarqué par Vannevar BUSH et Norbert WIENER pour ses facultés d'analyse. BUSH indique au jeune SHANNON qu'un travail sur la conception des circuits de commutation, et leur optimisation, constituerait un excellent sujet de thèse.

SHANNON suit le conseil donné et se plonge dans l'étude des circuits de commutation, mais à vocation numérique et non plus analogique. La lecture qu'il fait, à cette époque, d'un texte sur la logique booléenne lui révèle la marche à suivre : utiliser les solutions offertes par les opérateurs booléens ET, OU et NON.

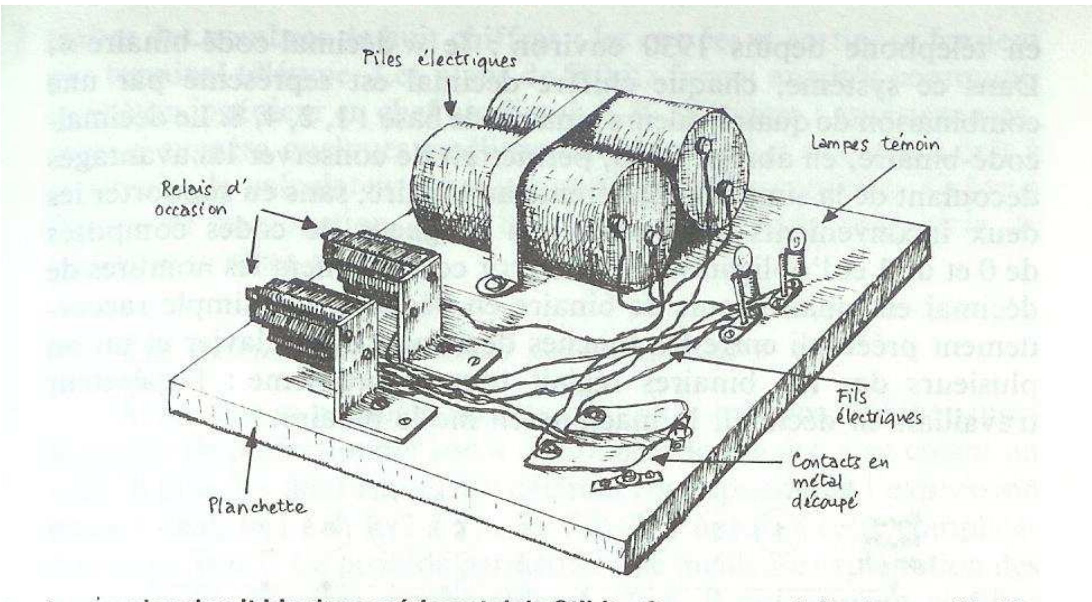
Les états « oui » ou « non » (« vrai » ou « faux ») peuvent être représentés par l'un des deux états d'un commutateur ou d'un relais : ouvert ou fermé, actif ou inerte. SHANNON soutient sa thèse intitulée *A Symbolic Analysis of Relay and Switching Circuits* en 1937. Elle est publiée en décembre 1938 dans les *Transactions of the American Institute of Electrical Engineers* [Sha-38].

SHANNON y écrit :

> *Il est possible d'exécuter des opérations mathématiques complexes au moyen de circuits à relais. Les nombres seront représentés par les positions 0 ou 1 de relais dans des circuits composés de commutateurs matérialisant les fonctions booléennes ET, OU, NON nécessaires à l'exécution des opérations binaires souhaitées.*
>
> *[...]*
>
> *En fait toute opération intellectuelle qui peut être définie par un nombre déterminé d'étapes mettant en jeu les fonctions ET, OU, NON, peut être automatisée au moyen de relais.*

3.5.2 Le premier additionneur (électro-mécanique)

Le premier additionneur reposant sur les circuits combinatoires, et non plus mécanique comme celui de la machine de Pascal, est réalisé par George STIBITZ, des laboratoires Bell, en 1937. Il s'agit d'un additionneur électro-mécanique, c'est-à-dire utilisant des relais.



Le premier circuit binaire expérimental de Stibitz. Ce que pouvait être le « modèle K », l'additionneur expérimental de G. Stibitz. L'exemplaire original a été perdu et les photos généralement publiées sont celles d'une réplique construite postérieurement.

FIGURE 3.15 – Schéma du demi-additionneur de Stibitz ([Lig-87], p.227)

Comme le raconte STIBITZ dans [Sti-67], il décide, en novembre 1937, de fabriquer, chez lui, un additionneur binaire expérimental. Il emporte quelques relais téléphoniques de récupération et emploie un week-end à bricoler ce qu'on appelle maintenant un demi-additionneur : une planchette sert de support ; deux piles électriques, deux ampoules de lampe de poche, quelques centimètres de fil électrique constituent les éléments ; des lamelles découpées dans une boîte métallique de tabac permettent d'ouvrir ou de fermer les circuits (voir figure 3.15 et photo 3.16).

STIBITZ effectue ce montage dans sa cuisine, travaillant sur une simple table de bois blanc, encore utilisée chez lui en 1977 ! Quand son assemblage est achevé, il peut additionner deux chiffres binaires. Chaque lampe représente la valeur 1 quand elle est allumée et 0 quand elle est éteinte.

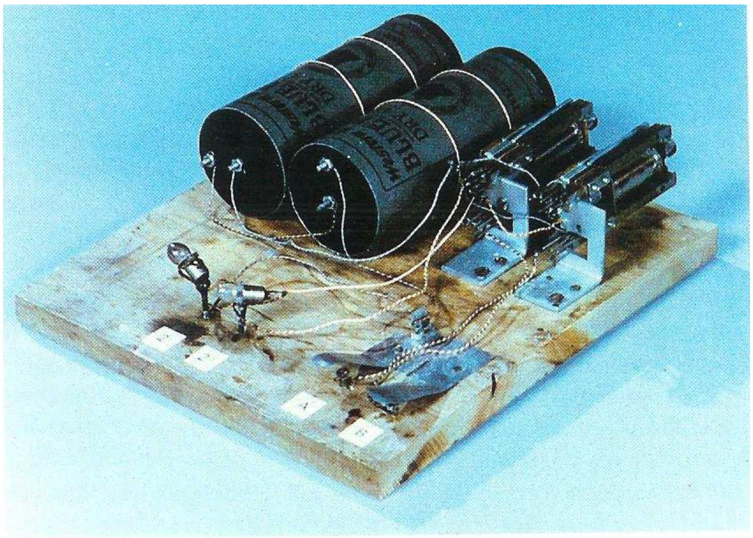


FIGURE 3.16 – Réplique du demi-additionneur de STIBITZ ([Aug-84], p. 101)

> *À la fin de l'année 1937, il me fut demandé, en tant qu'« ingénieur en mathématiques » des Laboratoires Téléphoniques Bell (BLT), de jeter un coup d'œil à la conception des éléments magnétiques d'un relais. Jusqu'alors je n'avais pas eu de contact avec les relais, et j'étais curieux de leurs propriétés et de leurs possibilités. En particulier, les fonctions logiques que les relais pouvaient établir étaient intéressantes, et il me vint à l'esprit que l'arithmétique binaire pourrait être naturellement compatible avec le comportement des contacts à relais.*
>
> *J'empruntais quelques relais de type U dans une pile des Bell Labs, se trouvant avec une résistance suffisamment faible adéquats pour des opérations sur une pile de quelques volts. À la fin de novembre, j'ai travaillé sur la logique de l'addition binaire de deux nombres binaires à un chiffre, chacun étant défini par l'état d'un interrupteur opéré manuellement. La sortie à deux chiffres de ce circuit additionneur actionnait une paire d'ampoules électriques. Avec un plateau, quelques morceaux d'une boîte métallique de tabac, deux relais, deux lampes électriques et deux piles, j'ai assemblé un additionneur sur la table de cuisine de notre maison.*
>
> *J'ai amené cet engin aux Labs et j'ai démontré que les outils binaires comme les relais étaient capables d'effectuer des opérations arithmétiques. Bien entendu, j'ai esquissé un schéma pour un additionneur à plusieurs chiffres binaires et insisté sur le fait qu'une machine à relais pourrait faire tout ce qu'un calculateur de bureau pouvait faire.*
>
> [Sti-80], p. 479

STIBITZ emporte ce premier jouet, malicieusement surnommé « Modèle K » (avec K pour *Kitchen*, cuisine en anglais) aux laboratoires Bell. Il en explique le fonctionnement à son chef de service, puis griffonne le schéma d'un additionneur binaire à plusieurs chiffres, précisant qu'il sera ensuite possible de concevoir des assemblages de relais plus complexes, capables de traiter les quatre opérations. Sa démonstration ne suscite d'abord aucun enthousiasme particulier.

Quelques jours plus tard, lorsque STIBITZ déclare qu'on pourrait construire un calculateur à usage général, composé de relais électriques, pour environ 50 000 dollars, il s'entend répondre : « Mais qui dépenserait 50 000 dollars pour effectuer des calculs en binaire ? »

Cependant quelques mois après avoir fabriqué ce prototype, son chef aux laboratoires Bell, le Dr T. C. FRY, lui demande s'il pourrait concevoir un calculateur pour les nombres complexes. Le groupe des laboratoires qui est chargé de concevoir des filtres contre le bruit et des circuits d'amplification pour les lignes téléphoniques à longue distance a besoin de résoudre de très nombreuses équations algébriques sur $\mathbb{C}$. Cette tâche était alors confiée à un petit groupe de femmes qui s'aidaient de calculatrices de bureau. STIBITZ et Samuel B. WILLIAMS conçoivent donc un calculateur sur les nombres complexes, appelé officiellement **Machine I**, construite entre avril et octobre 1939 pour un coût d'environ 20 000 $.

Du point de vue qui nous intéresse cette machine est moins importante que le prototype.

3.5.3 Application systématique

Le lien entre SHANNON et STIBITZ n'est pas clair. Par contre Konrad ZUSE, en Allemagne, conçoit tous ses calculateurs en appliquant le principe des circuits combinatoires :

> *Je découvris d'abord les analogies entre les circuits de commutation et le calcul des propositions et une algèbre de commutation fut conçue.*
>
> [...]
>
> *J'ai utilisé une représentation abstraite pour les diagrammes de commutation, qui pouvait être transférée pour un matériel quelconque. Nous* [SCHREYER et ZUSE] *l'avons appliqué à des éléments mécaniques avec des feuilles de métal et des trous, connectés par des épingles, à des relais électro-mécaniques et à des circuits électroniques. L'idée d'utiliser des éléments de commutation pneumatiques et hydrauliques fut seulement poursuivie sur papier.*
>
> *Malheureusement je n'ai jamais publié mes idées concernant ce sujet. Plus tard j'ai appris qu'il y avait deux articles, deux en allemand par Piesch et Eder et un en anglais par Shannon.*
>
> [...]
>
> *Ainsi l'algèbre de commutation fut appliquée avec force dans tous les calculateurs que nous avons construits. Lorsque Schreyer changea pour la technologie électronique, il n'a d'abord seulement eu qu'à concevoir les éléments de commutation correspondant aux trois opérations propositionnelles : conjonction, disjonction et négation. Après cela il avait à traduire un pour un les diagrammes déjà prouvés pour les machines électro-mécaniques.*
>
> [Zus-80], pp. 614–615

3.6 Bibliographie

[Aug-84] Augarten, Stan, **Bit by bit : an illustrated history of computers**, Ticknor & Fields, New-York, 1984, IX + 324 p., ISBN 0-89919-268-8.

[Boo-47] Boole, George, **The Mathematical Analysis of Logic**, Macmillan, 1847 ; in [Boo-52], pp. 45–124. Tr. fr. *L'analyse mathématique de la logique*, in F. Gillot, **Algèbre et logique**, Albert Blanchard, 1962, 125 p.

[Boo-54] Boole, George, **An Investigation of the Laws of Thought**, Macmillan, 1854. Reed. Dover, 1958. Version électronique téléchargeable sur projet Gutemberg. Tr. fr. **Les lois de la pensée**, texte traduit et introduit par Souleymane Bachier Diagne, Vrin, collection Mathesis, 1992, 416 p.

[Boo-52] Boole, George, **Collected Logical Works, volume I : Studies in Logic and Probability**, Open Court, 1952.

[Lig-87] Ligonnière, Robert, **Préhistoire et histoire des ordinateurs**, Robert Laffont, 1987, 356 p.

[Met-80] Metropolis, N. and Howlett, J. and Rota, Gian-Carlo, eds, **A History of Computing in the Twentieth Century**, Academic Press, 1980.

[Ran-82] Randell, Brian, **The origins of Digital Computers**, Springer, 1984.

[Sha-38] Shannon, Claude Elwood, *A Symbolic Analysis of Relay and Switcing Circuits*, **Transactions of the American Institute of Electrical Engineers**, 1938. Reprinted in [Swa-76].

[Sti-40] Stibitz, George, **Computer**, 1940. Reproduit dans [Ran-82], pp. 247–252.

[Sti-67] Stibitz, George and Loveday, Evelyn, *The Relay Computers at Bell Labs*, **Datamation**, vol. 13, avril 1967, pp. 35-44 ; mai 1967, pp. 45–49.

[Sti-80] Stibitz, George, *Early Computers*, in [Met-80], pp. 479–483.

[Swa-76] Swartzlander, Earl E., Jr, **Computer Design Development : Principal Papers**, Hayden, 1976, 310 p., ISBN 0-8104-5988-4.

[Zus-80] Zuse, Konrad, *Some remarks on the history of computing in Germany*, in [Met-80], pp. 611–627.